

試験片について

試験片について

弊社で扱っている導電膜試験片（多結晶シリコン）、絶縁膜試験片（シリコン酸化膜）についての説明をします。試験片はどちらも6インチシリコンウェハで作製しています。また、図面についてはすべてマスク CAD のデータとして保有し、GDSII ストリームフォーマットです。

1. 導電膜試験片 (Poly-Si)

(1) 作製プロセス

プロセス工程	条件	図番号
①Si ウェハ準備		図 1
②Si ウェハ洗浄		
③LPCVD SiN	膜厚：0.2 μ m (2000 Å)	
④プラズマ CVD SiO ₂ (犠牲層)	膜厚：2 μ m	
⑤LPCVD poly-Si (測定膜)	膜厚：2 μ m	
⑥フォト	試験片形状	図 2
⑦Poly-Si RIE	エッチング量：2 μ m	
⑧ウェハ洗浄		
⑨Al EB 蒸着	膜厚：2 μ m	
⑩Al フォト	電極形状	
⑪Al RIE	エッチング量：2 μ m	
⑫ウェハ洗浄		図 3
⑬ダイシング	チップに切り出し	
⑭犠牲層エッチング	BHF 10min	

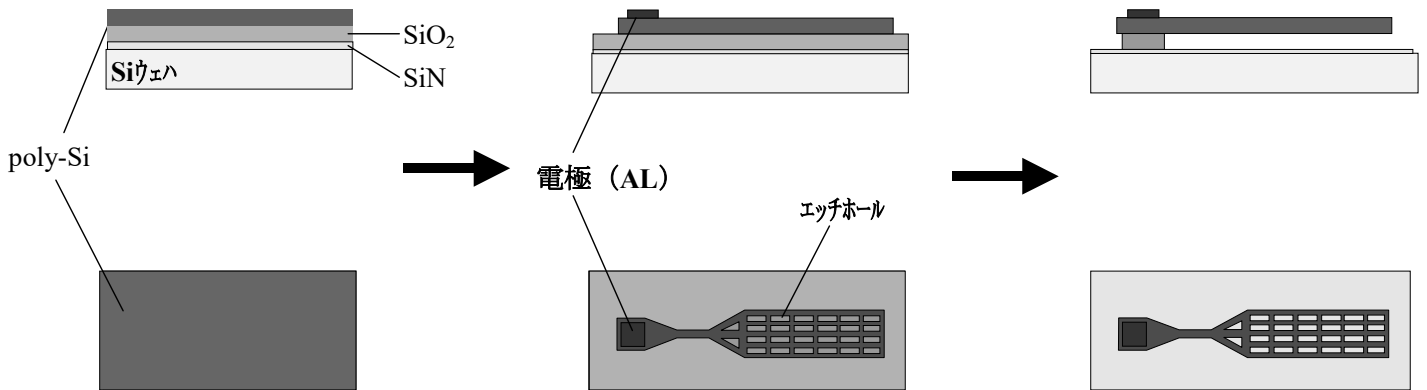


図 1 成膜段階

図 2 パターン形状

図 3 片持ち梁形状

(2) 試験片概略寸法

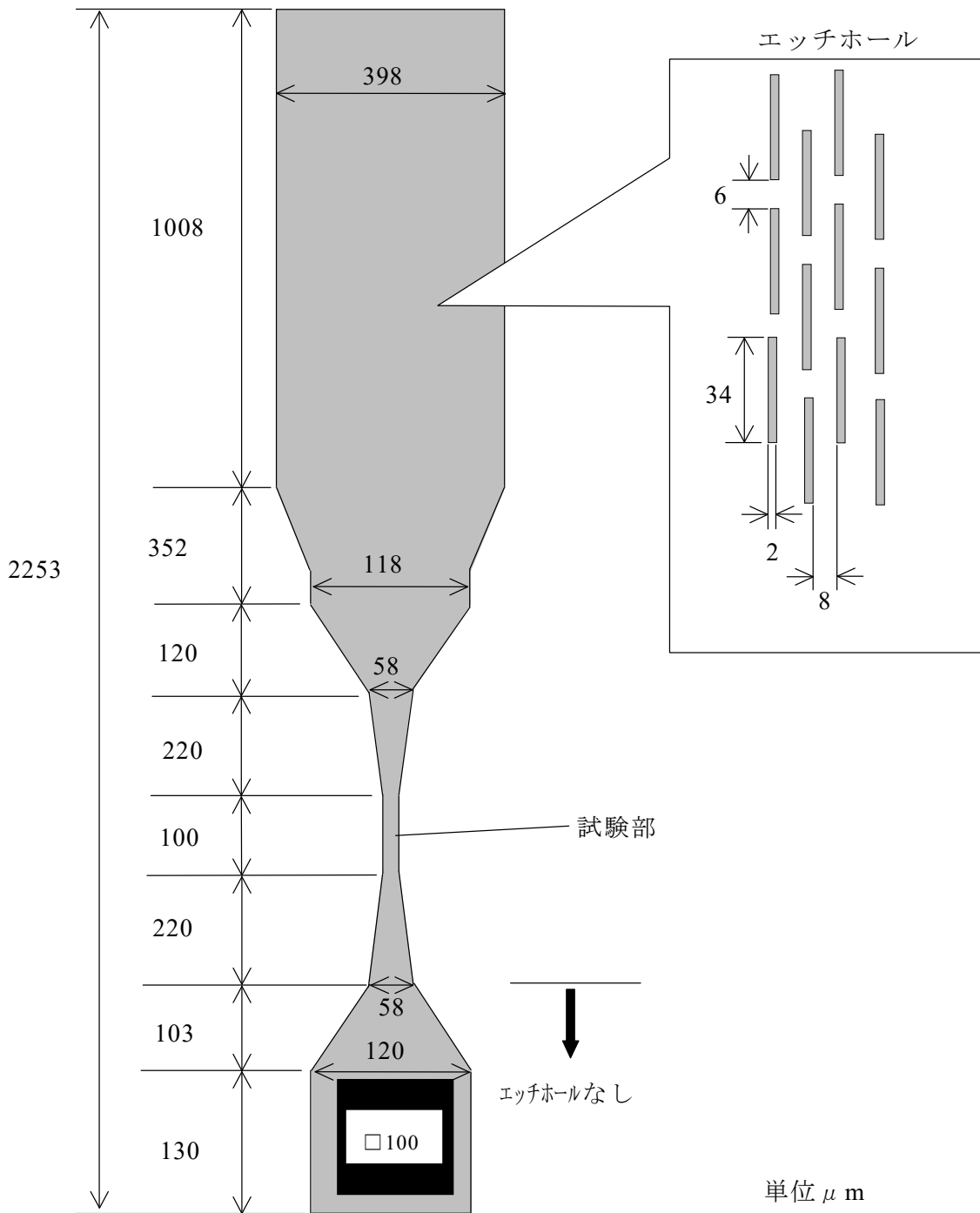


図4 試験片寸法図 (Poly-Si)

2. 絶縁膜試験片 (SiO₂)

(1) 作製プロセス

プロセス工程	条件	図番号
ウエハ準備		図 5
ウエハ洗浄		
poly-Si CVD (犠牲層)	膜厚 : 0.2 μm (2000 Å)	
プラズマ CVD SiO ₂ (測定膜)	膜厚 : 0.7 μm (7000 Å)	図 6
フォト	試験片形状	
RIE	エッチング量 : 0.7 μm (7000 Å)	
ウエハ洗浄		
Ti+TiN スパッタ (電極)	膜厚 : 0.1 μm [200+800(1000)Å]	
Ti フォト	電極形状	
Ti RIE	エッチング量 : 0.1 μm [1000(200+800)Å]	図 7
ウエハ洗浄		
ダイシング	チップに切り出し	
ライトエッチ	HF:H ₂ O=1:50 30sec	
犠牲層エッチング	TMAH 90°C 60min	

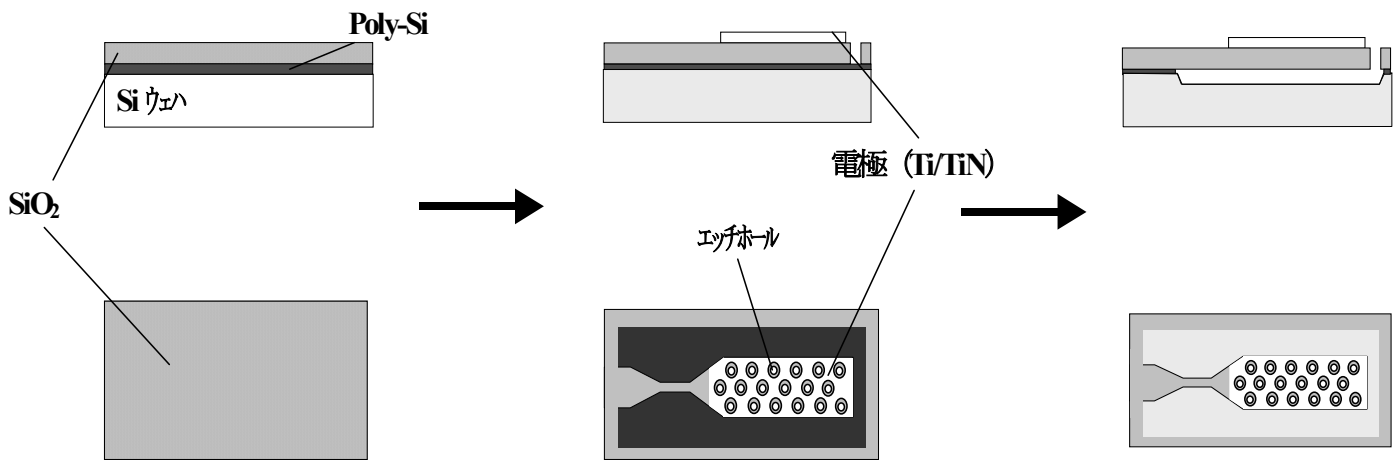
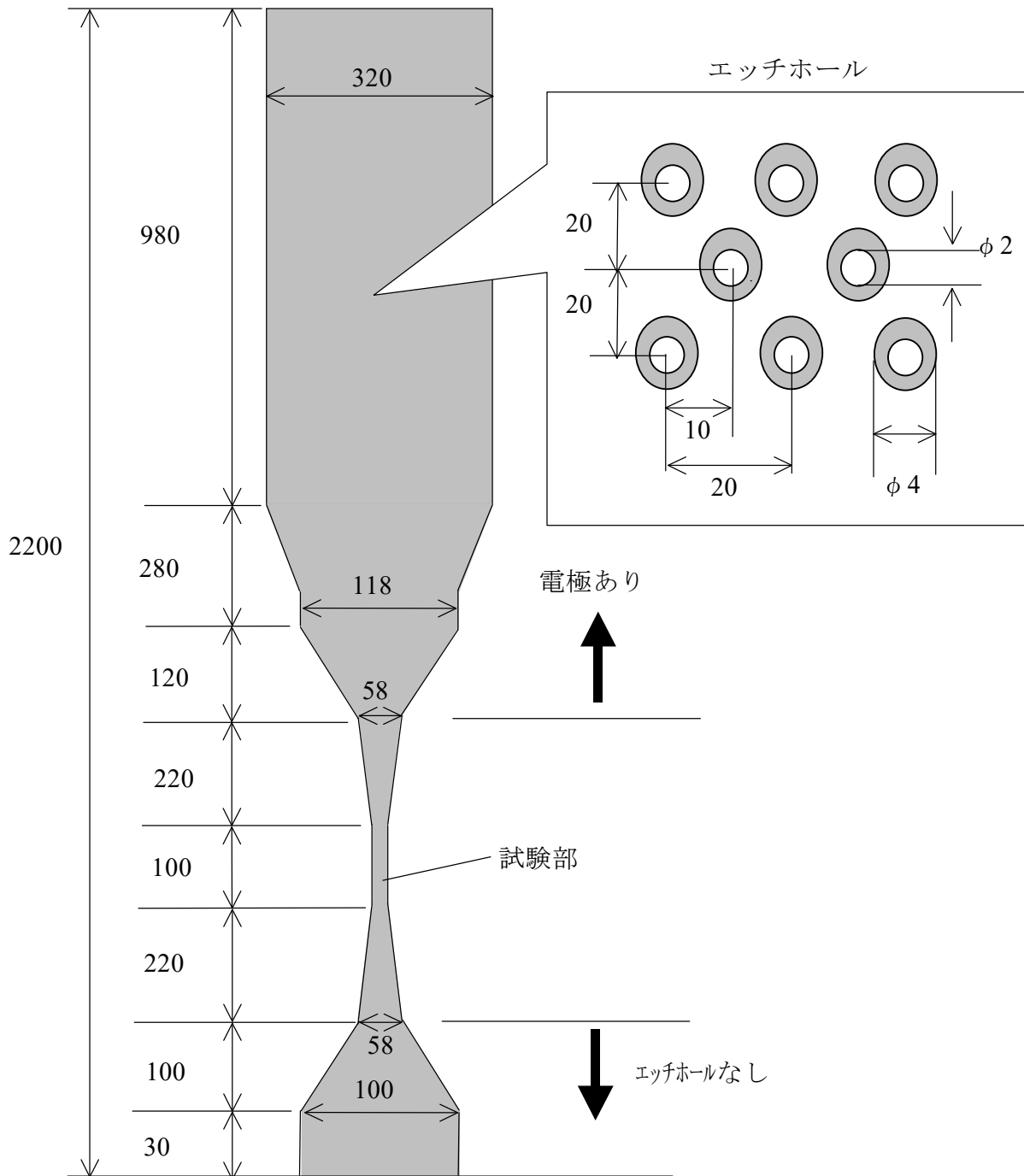


図 5 成膜

図 6 試験片形状

図 7 片持ち梁形状

(2) 試験片概略寸法



※単位 μ m

図8 試験片寸法 (SiO₂)